



Generate Collection

L16: Entry 16 of 16

File: JPAB

Apr 13, 1999

PUB-NO: JP411102862A

DOCUMENT-IDENTIFIER: JP 11102862 A

TITLE: METHOD OF FORMING POLYCRYSTALLINE SEMICONDUCTOR FILM BY LASER ANNEALING METHOD

PUBN-DATE: April 13, 1999

## INVENTOR-INFORMATION:

NAME

COUNTRY

IMAI, NOBUO

MIHASHI, HIROSHI

GOTO, YASUMASA

MATSUURA, YUKI

FUJIMURA, TAKASHI

## ASSIGNEE-INFORMATION:

NAME

COUNTRY

TOSHIBA CORP

APPL-NO: JP09260306

APPL-DATE: September 25, 1997

INT-CL (IPC): H01 L 21/20; G02 F 1/136; H01 L 21/268

## ABSTRACT:

PROBLEM TO BE SOLVED: To form a polycrystalline semiconductor film consisting of a crystal, which has long crystal grain diameter and has good uniformity on an insulating board by a method, wherein energy intensity distribution in the direction of the minor axis of a line shaped laser beam is constituted of the leading and trailing edge parts of the laser beam and the plateau part in the middle between the edge parts.

SOLUTION: When a polycrystalline semiconductor film is formed, the shape of the minor axis of a line shaped laser beam consists of edge parts at both ends of the laser beam and a plateau part in the middle between the edge parts, this plateau part has an energy intensity distribution having a flat part which is planarized and at least one tilt part and the laser beam is made to be scanned in the direction of the minor axis of the laser beam for crystallizing a semiconductor film. More specifically, a plateau part P1, which is an intermediate section between an edge part D1 at the front of the scanning direction of the laser beam and an edge part D2 at the rear of the scanning direction, consists of flat parts F1 and F2, which respectively have a flat energy intensity E1 and a flat energy intensity E2, and the two energy intensities form the laser beam so as to satisfy the condition of  $E1 > E2$ .

COPYRIGHT: (C)1999, JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-102862

(43) 公開日 平成11年(1999) 4月13日

(51) Int.Cl.<sup>4</sup>

識別記号

F I

H 0 1 L 21/20

H 0 1 L 21/20

G 0 2 F 1/136

5 0 0

G 0 2 F 1/136

5 0 0

H 0 1 L 21/268

H 0 1 L 21/268

F

審査請求 未請求 請求項の数 6 O L (全 5 頁)

(21) 出願番号

特願平9-260306

(22) 出願日

平成9年(1997) 9月25日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 今井 信雄

埼玉県深谷市幡羅町1丁目9番2号 株式会社東芝深谷電子工場内

(72) 発明者 三橋 浩

埼玉県深谷市幡羅町1丁目9番2号 株式会社東芝深谷電子工場内

(72) 発明者 後藤 康正

埼玉県深谷市幡羅町1丁目9番2号 株式会社東芝深谷電子工場内

(74) 代理人 弁理士 鈴江 武彦 (外6名)

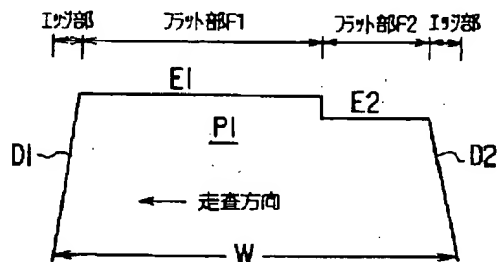
最終頁に続く

(54) 【発明の名称】 レーザアニール法による多結晶半導体膜の形成方法

(57) 【要約】

【課題】有効照射エネルギー密度範囲の拡大が図れ、結晶粒径の大きな均一性の良い多結晶シリコン膜等を容易に得ることができる多結晶半導体膜の製造方法を提供することを目的とする。

【解決手段】 非晶質半導体膜を短軸方向に少なくとも1段の階段状のエネルギー密度の減少部E1、E2を持つプラトー部を有するレーザービームで走査し、結晶粒径の平均化を図るように製造される。



## 【特許請求の範囲】

【請求項1】 ライン状に形成されたレーザビームを基板上に形成された非晶質半導体膜上にその短軸方向に走査することにより結晶化を行う多結晶半導体膜の形成方法において、前記ライン状レーザビームの短軸方向のエネルギー強度分布は、立上がりおよび立ち下りのエッジ部とその中間のプラトー部とにより構成され、前記プラトー部は第1のフラット部と、この第1のフラット部とはエネルギー強度が階段状に変化する第2のフラット部とを有することを特徴とする多結晶半導体膜の形成方法。

【請求項2】 前記第1フラット部は前記レーザビームの全短軸幅の60～80%の幅を有し、第2フラット部はエネルギー強度が第1フラット部の80～95%でありかつその割合は全短軸幅の10～30%であり、前記第1フラット部側が最初に前記非晶質半導体膜に照射される方向に走査されることを特徴とする請求項1記載の多結晶半導体膜の形成方法。

【請求項3】 前記プラトー部は前記短軸方向に沿ってエネルギーE1、E2、E3…を有する複数のフラット部により構成され、エネルギー強度はE1>E2>E3…の関係を有し、かつそれぞれのフラット部の寸法が全短軸幅に占める割合はE1>E2>E3…のエネルギー強度に比例し、前記ライン状レーザビームをエネルギーE1を有するフラット部側から前記非晶質半導体膜に走査させて結晶化を行う事を特徴とする請求項1記載の多結晶半導体膜の形成方法。

【請求項4】 ライン状に形成されたレーザビームをその短軸方向に基板上に形成された非晶質半導体膜上に走査することにより結晶化を行う多結晶半導体膜の形成方法において、前記ライン状レーザビームの短軸の形状は両端のエッジ部とその中間のプラトー部とでなり、このプラトー部は平坦なフラット部と少なくとも一つの漸減する傾斜部とを有するエネルギー強度分布を有し、このライン状レーザビームをフラット部側からその短軸方向に走査させて結晶化を行うことを特徴とする多結晶半導体膜の形成方法。

【請求項5】 前記傾斜部は連続的に傾斜した直線状のエネルギー強度分布を持つことを特徴とする請求項4記載の多結晶半導体膜の形成方法。

【請求項6】 前記傾斜部はエネルギー強度が平均的かつ連続的に減少し、その減少分のエネルギー強度の幅はフラット部のエネルギー強度の5～20%であり、前記傾斜部幅の占める割合は全短軸幅の10～30%、フラット部は全短軸幅の60～80%であることを特徴とする請求項4記載の多結晶半導体膜の形成方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】この発明は、ガラス基板等の絶縁基板上に形成されたシリコン等の非晶質半導体膜を

レーザアニール法により処理して多結晶半導体膜を形成するための多結晶半導体膜の形成方法に関する。

## 【0002】

【従来の技術】高精細液晶ディスプレイとともに周辺回路も同一基板上に形成した駆動回路一体型TFT-LCDを製造する目的で、ガラス、石英等の絶縁基板上に多結晶シリコンを形成する様々な技術が研究されている。なかでもガラス絶縁基板上の非晶質半導体膜に対し、均一な強度を持つレーザビームを非晶質半導体の表面側から照射しシリコンの熔融再結晶化を図るレーザアニール法は、細いビームを用いるためシリコンの瞬時加熱・冷却が行われガラス基板に与える熱的影響が少なく安価なガラスを用いることができ、かつ移動度の高い薄膜トランジスタが形成できる等の利点があるため盛んに研究がなされている。

【0003】またレーザアニール法は図7に示すようにライン状のレーザビーム11を形成し、ガラス基板上に形成された非晶質シリコン薄膜12に対してこのレーザビーム11をその短軸方向に沿って矢印方向に走査させながら照射することで、大面積の非晶質シリコン薄膜12を短時間に容易に結晶化して多結晶Siを形成することができるという利点も兼ね備えている。

## 【0004】

【発明が解決しようとする課題】しかしながらこの方法で形成される多結晶Siの結晶粒径はレーザビームの照射エネルギー密度に対し非常に敏感であり、図6に示したように、90%のオーバーラップを行いながらすべての表面が10回の照射を受けるときの照射エネルギー密度を300mJ/cm<sup>2</sup>から大きくしていくと、得られる結晶粒径は0.1μmから0.6μmというように急激に拡大するが、あるしきい値、図6に示した例では照射エネルギー密度が360mJ/cm<sup>2</sup>を少し越えたエネルギー密度では大粒径の結晶とともに0.1μm以下の微小結晶が形成され、エネルギー密度が更に大きくなるにつれ急激に結晶粒径が微小化され、かつ結晶粒径の均一性が著しく低下してしまう。

【0005】これは所望の粒径を得るための有効照射エネルギー密度範囲がある事を意味するが、この有効照射エネルギー密度範囲は半導体膜の膜厚及び照射時間、照射回数によりその有効幅及び絶対値が変化する。

【0006】前述の微小結晶または粒径の小さな結晶を含むような多結晶半導体膜を用いて薄膜トランジスタなどの薄膜半導体装置を作製した場合には、移動度などの電気的特性が極めて悪く、また同一基板内での特性ばらつきが非常に大きくなるため実用には適さない。

【0007】結晶粒径の大径化、均一化をはかるには前述の有効照射エネルギー密度範囲でのレーザビーム照射が必要であるが、レーザビーム本体が持つレーザ出力強度のバラツキにより前記有効範囲を越えたエネルギーが照射される場合があり、結果として微小結晶が形成され

てしまう。従来は図5に示すように短軸方向のエネルギー分布形状が1つのフラット部を有するプラトー部Pとその両側のエッジ部のみで構成されたライン状レーザビームを走査させて結晶化を行うが、このような形状のレーザビームではレーザ出力変動の影響を受けやすく、結晶粒径が不均一になりやすい。なお、図5は図7のレーザビーム11をそのA-A'線で切った矢印方向に見たエネルギー分布図である。

【0008】本発明は上記事情を考慮してなされたものであり、その目的とするところはレーザアニール法により多結晶半導体膜を形成する際、レーザ本体の性能の影響を受けずに有効照射エネルギー範囲の拡大が得られ、絶縁基板上に粒径が大きくかつ均一性の良い結晶からなる多結晶半導体膜を作製する方法を提供するものである。

【0009】

【課題を解決するための手段】この発明の多結晶半導体膜を形成する方法は、ライン状に形成されたレーザビームを基板上に形成された非晶質半導体膜上にその短軸方向に走査することにより結晶化を行う多結晶半導体膜の形成方法において、前記ライン状レーザビームの短軸方向のエネルギー強度分布は、立上がりおよび立ち下りのエッジ部とその中間のプラトー部とにより構成され、前記プラトー部は第1のフラット部と、この第1のフラット部とはエネルギー強度が階段状に変化する第2のフラット部とを有することを特徴とする。

【0010】またこの発明の多結晶半導体膜の形成方法は、ライン状に形成されたレーザビームをその短軸方向に基板上に形成された非晶質半導体膜上に走査することにより結晶化を行う多結晶半導体膜の形成方法において、前記ライン状レーザビームの短軸の形状は両端のエッジ部とその中間のプラトー部とでなり、このプラトー部は平坦なフラット部と少なくとも一つの傾斜部とを有するエネルギー強度分布を有し、このライン状レーザビームをその短軸方向に走査させて結晶化を行うことを特徴とする。

【0011】この発明により、レーザアニール法により多結晶半導体膜を形成する際、レーザビーム本体の性能の影響を受けずに有効照射エネルギー範囲の拡大が得られ、絶縁基板上に粒径の均一性の良い結晶からなる多結晶半導体膜を形成する方法が提供される。

【0012】

【発明の実施の形態】以下、この発明の第1の実施の形態について図面を参照して説明する。図1は本発明の第1の実施例に係わる多結晶シリコン膜が形成された半導体基板の断面図、図2は本発明の第1の実施例に係るライン状レーザビームの短軸方向のエネルギー強度分布のエンベロープ形状である。

【0013】以下、この半導体基板の形成工程に従い説明する。先ず図1(a)において、無アルカリガラスか

らなる厚さ4mmの絶縁基板1上に、プラズマCVD法によりアンダーコート層としてSiN膜2とSiO<sub>x</sub>膜3を順次形成し、活性層として非晶質シリコン膜4を連続で成膜する。

【0014】その後、全体を500℃のN<sub>2</sub>雰囲気中で1時間のアニールを行い、非晶質シリコン膜4内の水素濃度を所定濃度まで低減させる。次に波長308nm、パルス幅25nsのエキシマレーザを用いて細長いレーザビームを形成し、このレーザビームで1カ所当たり20パルス照射されるように基板1を走査しながら非晶質シリコン膜4をレーザアニールして、図1(b)に示したように多結晶シリコン膜5を形成する。

【0015】実際には例えば図7に示したように、レーザビーム11をその短軸方向に移動させるかわりに、レーザビーム11を固定して基板12をレーザビーム11の方向に移動させてビームによる走査が行われるが以下の説明ではレーザビームを基板に対して移動させることにより走査を行う場合について説明する。

【0016】このようなレーザアニール法を以下ではエキシマレーザアニール(ELA)法と称する。このレーザアニールは常温・常圧のN<sub>2</sub>雰囲気中で行い、照射エネルギー密度を図6における310mJ/cm<sup>2</sup>に設定した。ELAは真空雰囲気中でも大気雰囲気中でも行ってもよく、また絶縁基板であるガラス基板1を加熱しながら行ってもよい。

【0017】ここで、ELA法に用いるレーザビームの短軸方向のエネルギー密度分布をこの実施例では図2に示すようなエンベロープに設定する。図2では走査方向前方のエッジ部D1と後方エッジ部D2との間の中間部であるプラトー部P1が1段の階段状に変化するエネルギー強度を持つ場合について示す。

【0018】このプラトー部P1は図2に示すように2つのフラットなエネルギー強度(E1, E2)を有するフラット部F1, F2よりなり、エネルギー強度はE1>E2となるようにレーザビームを形成する。

【0019】このようなプラトーP1を有するライン状レーザビームを大きい方のエネルギーE1を有するエッジ部D1側が先頭になるように非晶質シリコン膜4上に走査させる。このようにELAを行う事によって仮にレーザの出力変動によりエネルギーE1が、たとえば図6の360mJ/cm<sup>2</sup>程度の有効照射エネルギー密度範囲を越えて非晶質シリコン膜4上に照射され微小結晶が形成されても、その後たとえば360mJ/cm<sup>2</sup>の95%のエネルギー、340mJ/cm<sup>2</sup>程度のE2の低エネルギーなフラット部F2が引き続き照射されることで所望の粒径に回復される。

【0020】この場合、フラット部F1のエネルギーE1はレーザビームの全短軸幅Wの60~80%、フラット部F2のエネルギーE2はエネルギー強度がE1の80~95%であり、かつそのフラット部F2の割合は全

短軸幅Wの10～30%とすることが望ましい。

【0021】図2ではプラトー部P1の中間で1つの階段状に変化するエネルギー強度を有する場合について記述したが、2つ以上の階段状のエネルギー強度を持つようにしても同様の効果を得られる。この場合は、図3に示すように、プラトー部P2が3段階に変化する夫々が平坦なフラット部F1、F2、F3を有し、それぞれのエネルギー強度が $E1 > E2 > E3$ の関係となっている。たとえば、E2はE1の80～95%であり、E3はE2の80～95%に設定する。

【0022】さらに各フラット部F1、F2、F3の全短軸幅Wに占める割合を $F1 > F2 > F3$ となるようにすることが望ましい。このようにエネルギーの強さをビーム先端から後端にかけて3段階で順次小さくなるように設定しておけば、図2で説明したと同様に仮に先頭のE1のエネルギー密度が図6の臨界値Thを越えても、後続のフラット部F2、F3のエネルギーE2、E3がそれより順次低く設定されているので、最終的には所望の粒径に回復される。

【0023】図4は更に他の実施例に用いられるレーザービームの短軸方向のエネルギー分布を示すエンベロップである。図4の例では、ビーム先端のエッジ部D1に続いて1個のフラット部F1が形成され、このフラット部F1に続いて少なくとも一つの直線的に傾斜したエネルギー強度分布を持つ傾斜部F4が形成されたライン状レーザービームとする事で同様の効果を得られる。

【0024】この場合、前記傾斜部F4はエネルギー強度E1からプラトー部P3の後端のエッジ部D2におけるエネルギーE2まで平均的かつ連続的に減少し、その減少分のエネルギー強度の幅はフラット部F1のエネルギー強度の5～20%であり、前記傾斜部F4の占める割合は全短軸幅Wの10～30%、フラット部F1は全短軸幅の60～80%である事が望ましい。

【0025】また、以上の図2～図4の実施例で述べたフラット部F1～F3では、そのエネルギー強度の変化分が3%の範囲内に収まるように調整することが望ましい。なお、全短軸幅Wはエッジ部D1、D2も含んだ幅

である。

【0026】以上の実施例は多結晶半導体膜としてシリコン多結晶半導体膜を形成する場合を例にとって説明したが、この発明はこれに限らず他の半導体膜の形成にも適用できることは勿論である。

【0027】

【発明の効果】以上詳述したように本発明の多結晶半導体膜の製造方法によれば、有効照射エネルギー密度範囲の拡大が図れ、結晶粒径の大きな均一性の良い多結晶シリコン膜等を容易に得ることができる多結晶半導体膜の製造方法を提供することができる。

【図面の簡単な説明】

【図1】この発明による多結晶半導体膜の製造方法により形成される多結晶シリコン半導体基板の製造行程を説明する図。

【図2】この発明に用いられるレーザービームの短軸方向のエネルギー分布を示すエンベロップの一例を示す図。

【図3】この発明に用いられるレーザービームの短軸方向のエネルギー分布を示す他の例を示す図。

【図4】この発明に用いられるレーザービームの短軸方向のエネルギー分布を示す更に他の例を示す図。

【図5】従来のレーザービームの短軸方向のエネルギー分布を示す図。

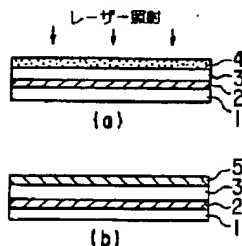
【図6】レーザービームの照射エネルギー密度と形成される平均結晶粒径との関係を示す図。

【図7】非晶質半導体膜が形成された基板をアニール用のレーザービームで走査する状態を説明する図。

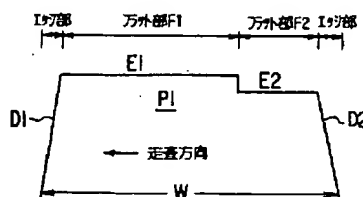
【符号の説明】

- 1…絶縁性基板
- 2…窒化シリコン膜
- 3…酸化シリコン膜
- 4…非晶質半導体膜
- 5…多結晶半導体膜
- D1、D2…エッジ部
- P、P1、P2、P3…プラトー部
- E1、E2、E3…エネルギー強度

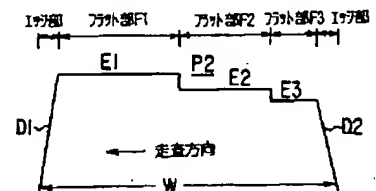
【図1】



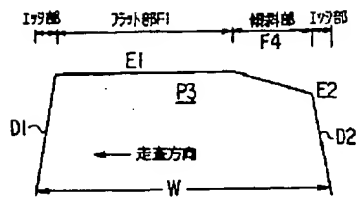
【図2】



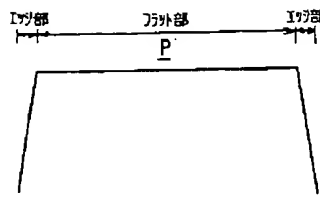
【図3】



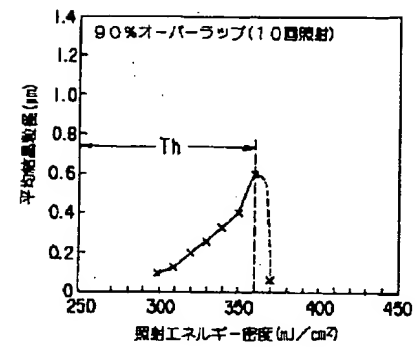
【図4】



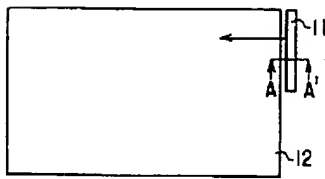
【図5】



【図6】



【図7】



フロントページの続き

(72)発明者 松浦 由紀

埼玉県深谷市幡羅町1丁目9番2号 株式  
会社東芝深谷電子工場内

(72)発明者 藤村 尚

埼玉県深谷市幡羅町1丁目9番2号 株式  
会社東芝深谷電子工場内